

DA converter and liquid crystal driving device incorporating the same

Patent Number: ☐ US6373419

Publication date: 2002-04-16

Inventor(s): NAKAO TOMOAKI (JP)

Applicant(s): SHARP KK (JP)

Requested Patent: TW441194

Application Number: US19990461810 19991216

Priority Number(s): JP19980357953 19981216

IPC Classification: H03M1/78

EC Classification: H03M1/76, G09G3/36C14A

Equivalents: ☐ JP2000183747, KR2000048157

Abstract

A standard voltage generating circuit produces $2(N-1)+1$ mutually different standard voltages. A selector circuit stores standard voltage pairs so that each of the digital signals corresponds to one of the standard voltage pairs. No standard voltage pairs produce the same mean value. Upon reception of an input digital signal, the selector circuit selects one of the standard voltage pairs which corresponds to the input digital signal and provides the standard voltages of the selected pair for output. The standard voltages provided for output by the selector circuit are supplied to a voltage follower circuit which provides an output voltage having a mean value of the input standard voltages. In a DA converter and a liquid crystal driving device incorporating the DA converter, despite a possible increase in the number of voltages required for a display of more colors and more half-tones, large increases in the number of circuit arrangement elements can be avoided and increases in manufacturing cost can be restrained, allowing the device to be built in a more compact size

Data supplied from the esp@cenet.database - 12

THIS PAGE BLANK (USPTO)

中華民國專利公報 [19] [12]

[11]公告編號：441194

[44]中華民國 90年(2001) 06月16日

發明

全 10 頁

[51] Int.Cl. 06: H03M1/76

G02F1/133

G09G3/36

[54]名稱：數位類比變換器及使用其之液晶顯示裝置

[21]申請案號：088121560

[22]申請日期：中華民國 88年(1999) 12月09日

[30]優先權：[31]10-357953

[32]1998/12/16 [33]日本

[72]發明人：

中尾友昭

日本

[71]申請人：

夏普股份有限公司

日本

[74]代理人：陳長文 先生

1

2

[57]申請專利範圍：

1. 一種 DA 變換器，其係產生相異之基準電壓，利用將根據 N 位元數位信號而以上述基準電壓為準之 2^N 種輸出電壓輸出，使上述數位信號變換成類比信號之 DA 變換器，其包含
基準電壓產生機構，其產生 $2^{(N-1)+1}$ 種相異基準電壓；及選擇機構，其在各組基準電壓間之平均值與全部群組中之值相異下，預先將基準電壓組群對應至全部之數位信號同時予以記憶，接收上述數位信號之輸入，且自上述組群中選擇對應於已輸入數位信號之組群，將該被選定之組群之各基準電壓予以輸出；及
輸出機構，其輸入利用上述選擇機構所輸出之基準電壓，而將該已輸入之基準電壓之平均值以輸出電壓之形式予以輸出。
2. 根據申請專利範圍第 1 項之 DA 變換器，其中上述基準電壓產生機構係使

多數個阻抗元件相互接續，而自此等阻抗元件間之接續部以產生上述基準電壓之阻抗分壓電路，

上述選擇機構將上述組合視為由 2 個同一基準電壓形成 $2^{(N-1)}$ 個之組合，且將由上述各阻抗元件之端部之基準電壓相互間所形成之 $2^{(N-1)}$ 的組合予以記憶。

5. 根據申請專利範圍第 1 項之 DA 變換器，其中上述基準電壓產生機構將源自上述輸出機構之輸出電壓值從小依序配置以對應單一電壓而產生如上述之基準電壓。
10. 根據申請專利範圍第 1 項之 DA 變換器，其中上述選擇機構係包含根據上述數位信號之各位元數據，選擇 2 個輸入信號之一，而由 2 個開關所形成之開關對。
15. 根據申請專利範圍第 4 項之 DA 變換器，其中上述選擇機構係自下側算起
- 20.

對應於第 n 個位元之開關對之個數視為 a_n 時，

$$a_1=1, a_2=2$$

$$a_n=a_{n-1}+2^{(n-3)}(3 \leq n \leq N)。$$

6. 根據申請專利範圍第 4 項之 DA 變換器，其中上述選擇機構係自下側昇起對應於第 n 個位元之開關對之個數視為 a_n 時，

$$a_1=1, a_2=2$$

$$a_n=1+2^{(n-2)}(3 \leq n \leq N)。$$

7. 根據申請專利範圍第 4 項之 DA 變換器，其中上述選擇機構係自下側昇起對應於第 n 個位元之開關對之個數視為 a_n 時，

$$a_1=1, a_2=2$$

$$a_n=2a_{n-1}-1(3 \leq n \leq N)。$$

8. 根據申請專利範圍第 4 項之 DA 變換器，其中上述選擇機構之各開關對所構成之 2 個開關，在位元為 0 時導通開關 D 而位元為 1 時導通開關 U，開關 D 之一端及開關 U 之一端相互接續而成共通端子，

就 2 以上之任意整數而言，自下側算起對應於第 n 個位元之開關對之個數視為 a_n ，且該開關對總稱為 SW(n-1) 時，

開關對 SW(n-1) 之開關 D 之共通端子及反向之各端子 d，各自同時接續至開關對 SW(n) 之具開關對之 a_n 個開關對之共通端子，

開關對 SW(n-1) 之開關 U 之共通端子及反向之各端子 u，各自同時接續至開關對 SW(n) 之具開關對之 a_n 個開關對之共通端子，

此時，開關對 SW(n) 之 1 個開關對中，上述端子 d、u 兩者均接續至該共通端子。

9. 根據申請專利範圍第 1 項之 DA 變換器，其中上述輸出機構係包含輸出部份及多數個差動放大電路，

上述各差動放大電路係包含供輸入藉上述選擇機構輸出之基準電壓之同相輸入端子及逆相輸入端子，且包含具有同相輸入端子側之第 1 導電型 MOS 電晶體及逆相輸入端子側之第 1 導電型 MOS 電晶體之差動對，在該各差動對中，上述 MOS 電晶體之源極經由定電流源與電源接續，同相輸入端子側之上述 MOS 電晶體之汲極經由第 1 負載元件而接地，同相輸入子側之上述 MOS 電晶體之閘極接續至上述同相輸入端子，逆相輸入端子側之上述 MOS 電晶體之汲極經由第 2 負載元件而接地，逆相輸入端子側之上述 MOS 電晶體之閘極接續至上述逆相輸入端子，上述輸出部份係包含第 2 導電型 MOS 電晶體，該第 2 導電型 MOS 電晶體之閘極接續至上述同相輸入端子側之 MOS 電晶體之汲極，上述第 2 導電型 MOS 電晶體之源極接地，上述第 2 導電型 MOS 電晶體之汲極經由定電流源與電源接續，同時接續至上述逆相輸入端子之 MOS 電晶體之閘極及輸出端子。

10. 根據申請專利範圍第 1 項之 DA 變換器，其中上述輸出機構係包含輸出部份及多數個差動放大電路，

上述各差動放大電路係包含供輸入藉上述選擇機構輸出之基準電壓之同相輸入端子及逆相輸入端子，且包含具有同相輸入端子側之第 2 導電型 MOS 電晶體及逆相輸入端子側之第 2 導電型 MOS 電晶體之差動對，在該各差動對中，上述 MOS 電晶體之源極經由定電流源而接地，同相輸入端子側之上述 MOS 電晶體之汲極經由第 1 負載元件與電源接續，同相輸入端子側之上述 MOS 電晶體之閘極接續至上述同相輸入端子，逆相輸入端子側之上述 MOS 電晶體汲極經由第 2 負載元件與

電源接續，逆相輸入端子側之上述 MOS 電晶體之閘極接續至上述逆相輸入端子，

上述輸出部份係包含第 1 導電型 MOS 電晶體，該第 1 導電型 MOS 電晶體之閘極接續至上述同相輸入端子側之 MOS 電晶體之汲極，上述第 1 導電型 MOS 電晶體之源極與電源接續，上述第 1 導電型 MOS 電晶體之汲極經由定電流源接地，同時接續至上述逆相輸入端子之 MOS 電晶體之閘極及輸出端子。

11. 根據申請專利範圍第 9 項或第 10 項之 DA 變換器，其中上述第 1 導電型 MOS 電晶體係 P 通道 MOS 電晶體，而第 2 導電型 MOS 電晶體係 N 通道 MOS 電晶體。

12. 根據申請專利範圍第 9 項或第 10 項之 DA 變換器，其中上述第 1 負載元件及第 2 負載元件係利用 MOS 電晶體而呈主動負載。

13. 根據申請專利範圍第 12 項之 DA 變換器，其中上述主動負載係電流鏡電路。

14. 根據申請專利範圍第 9 項或第 10 項之 DA 變換器，其中上述第 1 負載元件及第 2 負載元件係各為阻抗元件。

15. 根據申請專利範圍第 9 項或第 10 項之 DA 變換器，其中上述差動對為 2 個。

16. 一種液晶驅動裝置，其係將顯示數據予以 DA 變換器液晶驅動電壓輸出端子施加至液晶顯示元件之液晶驅動裝置，包含
實施上述數據之 DA 變換，產生互異之基準電壓，利用將根據 N 位元數位信號而以上述基準電壓為準之 2^N 種輸出電壓輸出，使上述數位信號變換成類比信號之 DA 變換器，此 DA 變換器包含如下

產生 $2^{(N-1)+1}$ 種相異基準電壓之基準電

壓產生機構，

在各組基準電壓間之平均值與全部群組中之值相異下，預先將基準電壓組群對應至全部之數位信號同時予以記憶，接收上述數位信號之輸入，且自上述組群中選擇對應於已輸入數位信號之組群，將該被選定組群之各基準電壓予以輸出之選擇機構，

輸入利用上述選擇機構所輸出之基準電壓，而將該已輸入之基準電壓之平均值以輸出電壓之形式予以輸出之輸出機構。

17. 根據申請專利範圍第 16 項之液晶驅動裝置，其中上述基準電壓係相當於 1 個灰階間隔之液晶驅動電壓。

圖式簡單說明：

第一圖係本發明所相關之 DA 變換器結構實例之電路示意圖。

第二圖係第一圖中之 DA 變換器中電壓輸出電路實例之電路示意圖。

第三圖係說明第二圖之電壓輸出電路動作之電路圖。

第四圖係電壓輸出電路之其它實例電路示意圖。

第五圖係電壓輸出電路之另一其它實例電路示意圖。

第六圖係電壓輸出電路之另一其它實例電路示意圖。

第七圖係具備 DA 變換器之液晶顯示裝置結構之示意方塊圖。

第八圖係第七圖之液晶顯示裝置之液晶面板結構之電路示意圖。

第九圖係第七圖之液晶顯示裝置之液晶驅動波形之示意說明圖。

第十圖係第七圖之液晶顯示裝置之液晶驅動波形之示意說明圖。

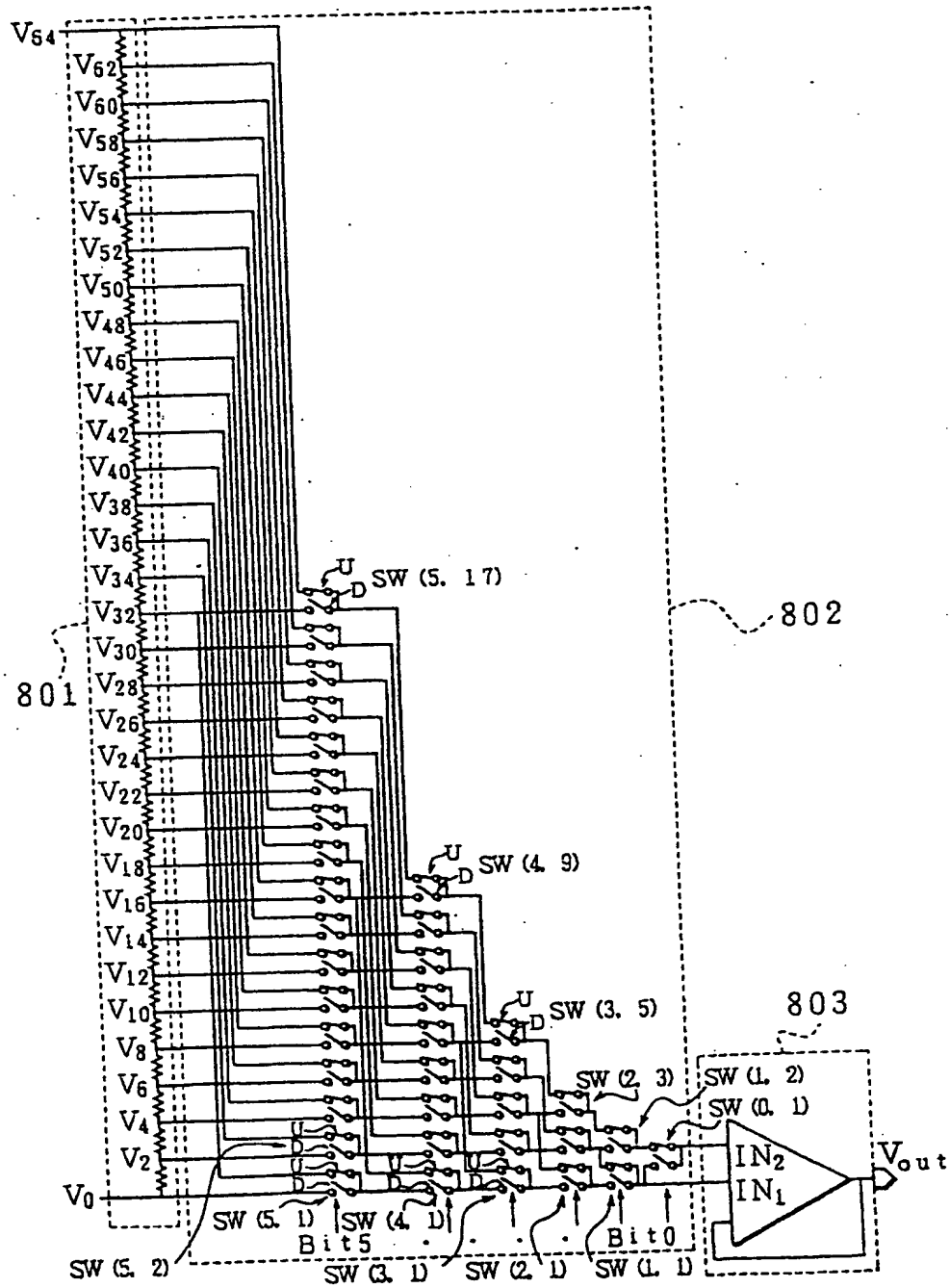
第十一圖係配置於第七圖之液晶顯示裝置中之源極汲極結構之示意方塊圖。

第十二圖係傳統 DA 變換器結構之

電路示意圖。

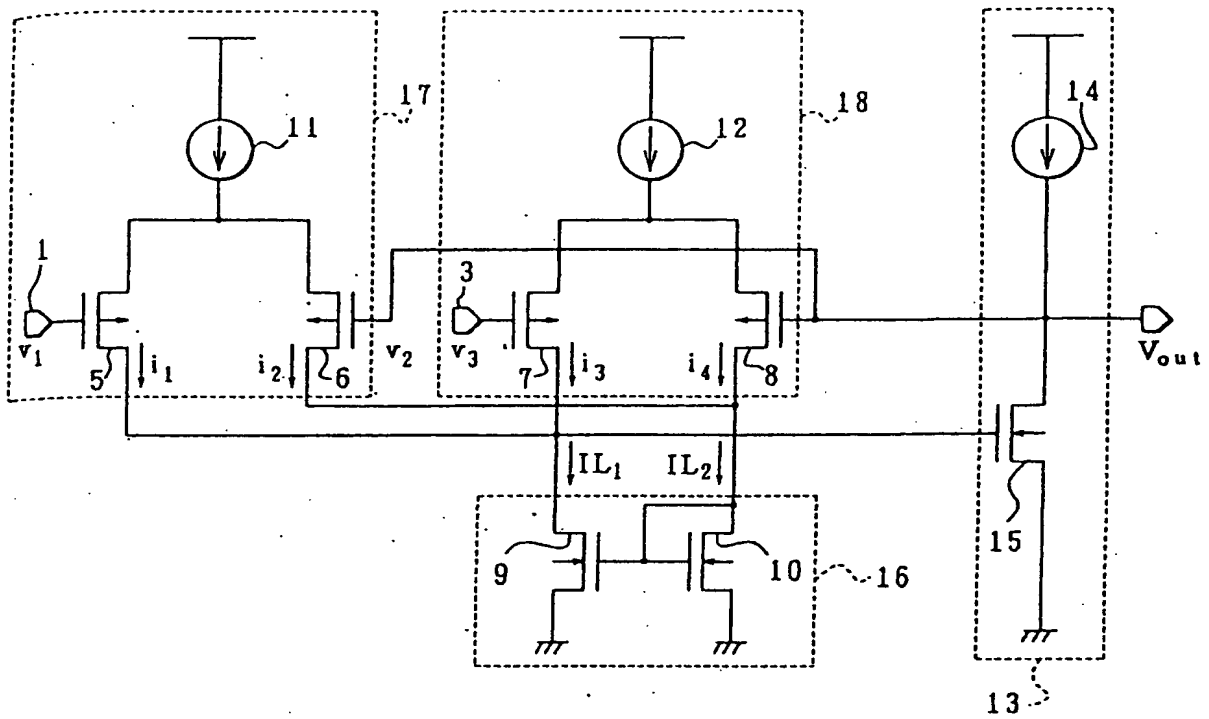
之一部份結構之電路示意圖。

第十三圖係第十二圖之 DA 變換器

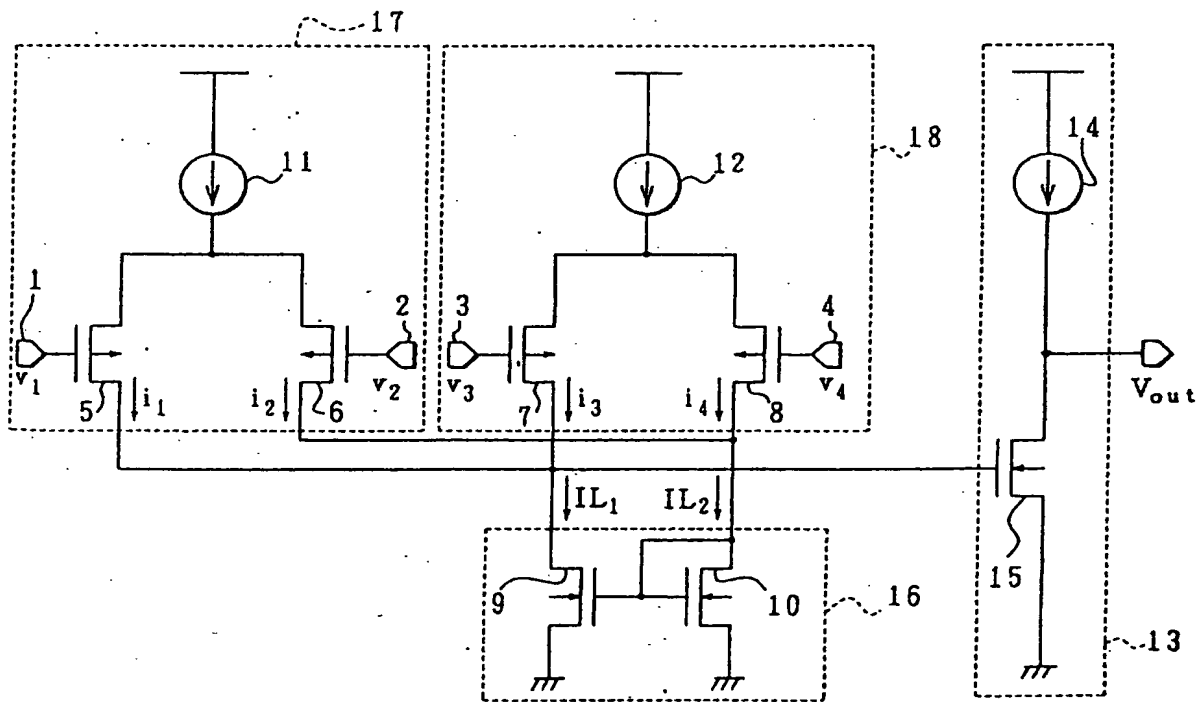


第一圖

(5)

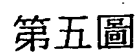
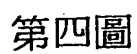


第二圖

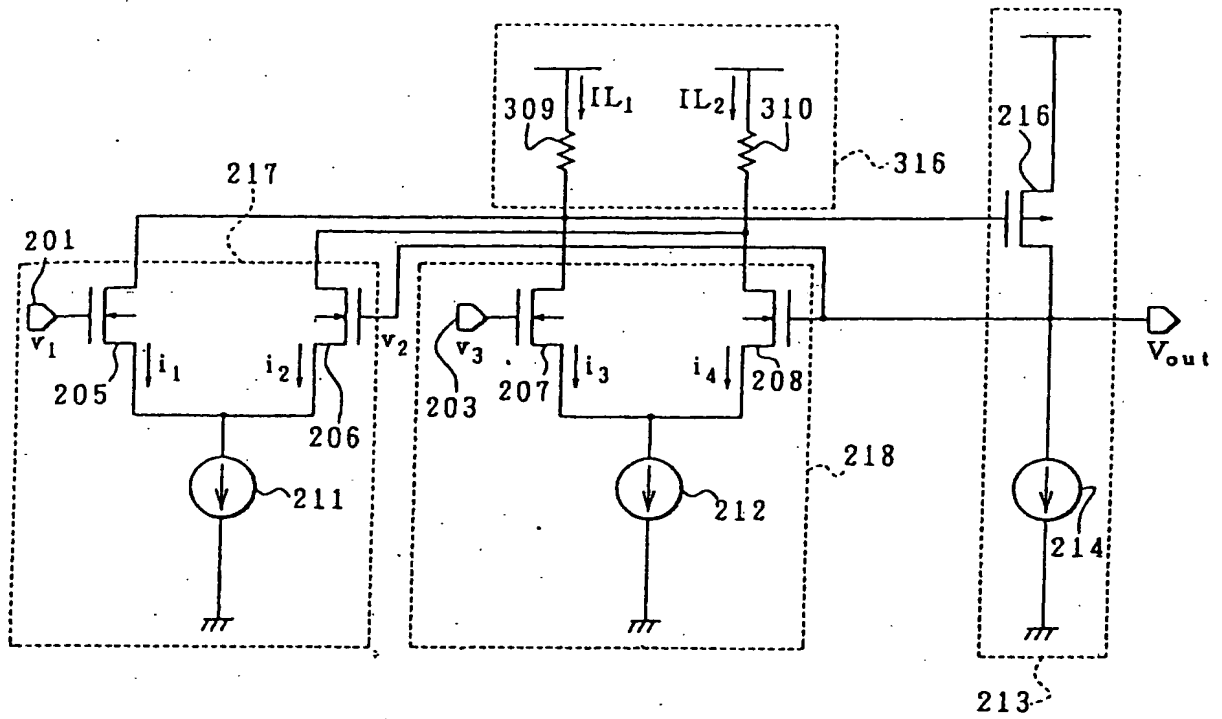


第三圖

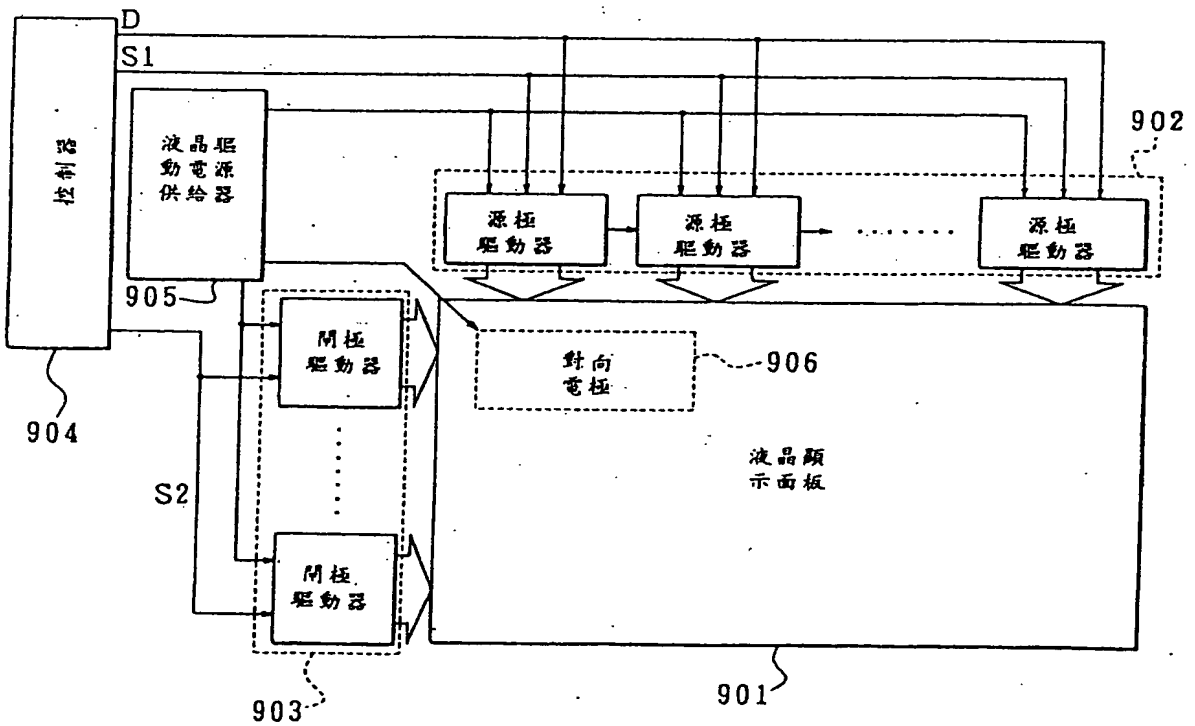
81



(7)

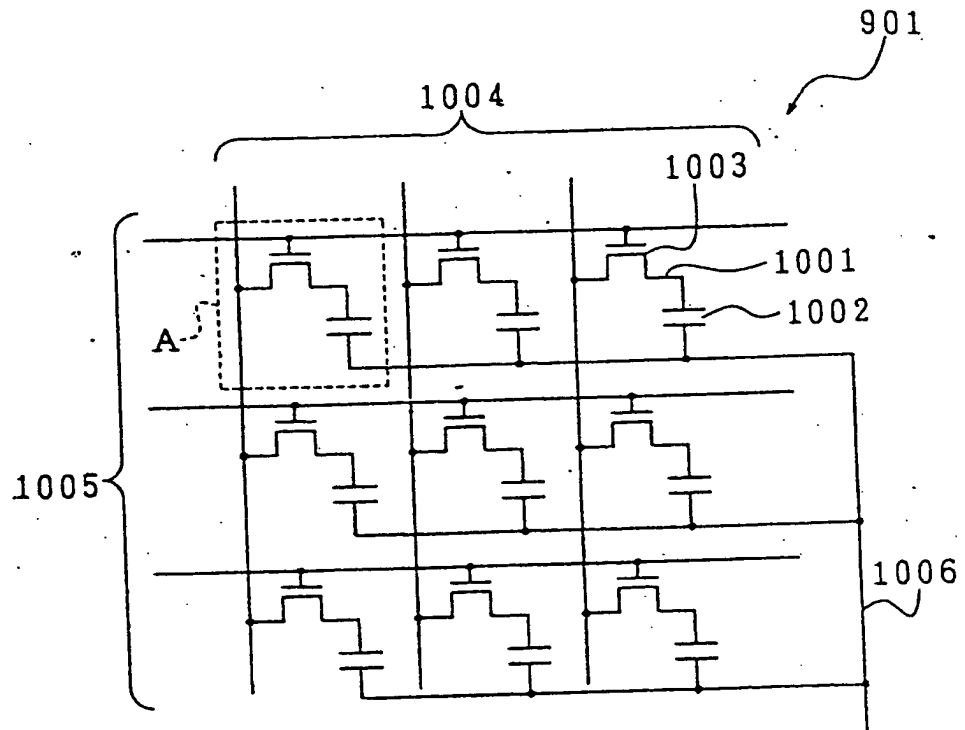


第六圖

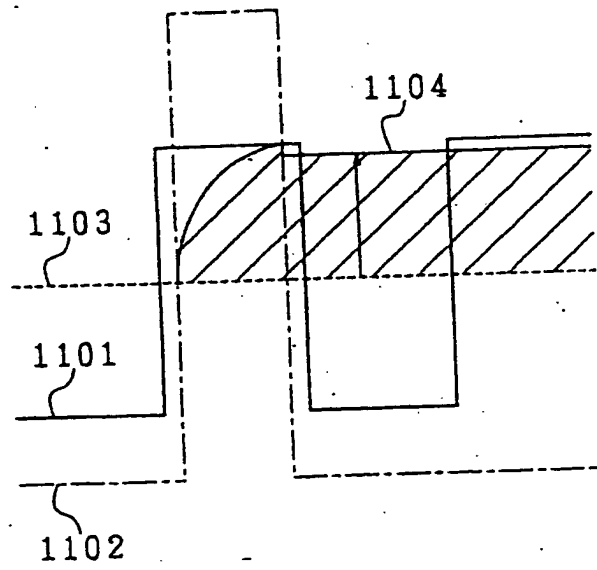


第七圖

(8)

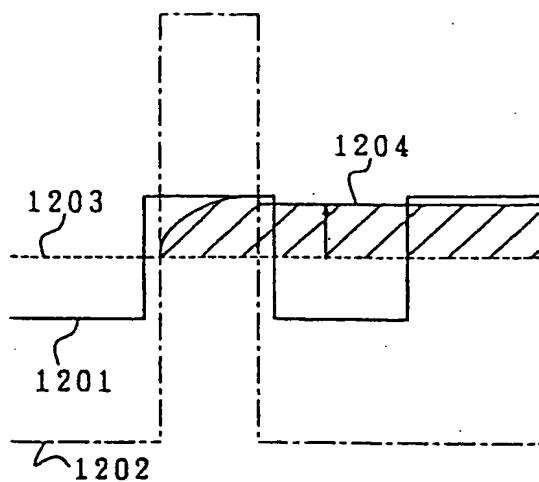


第八圖

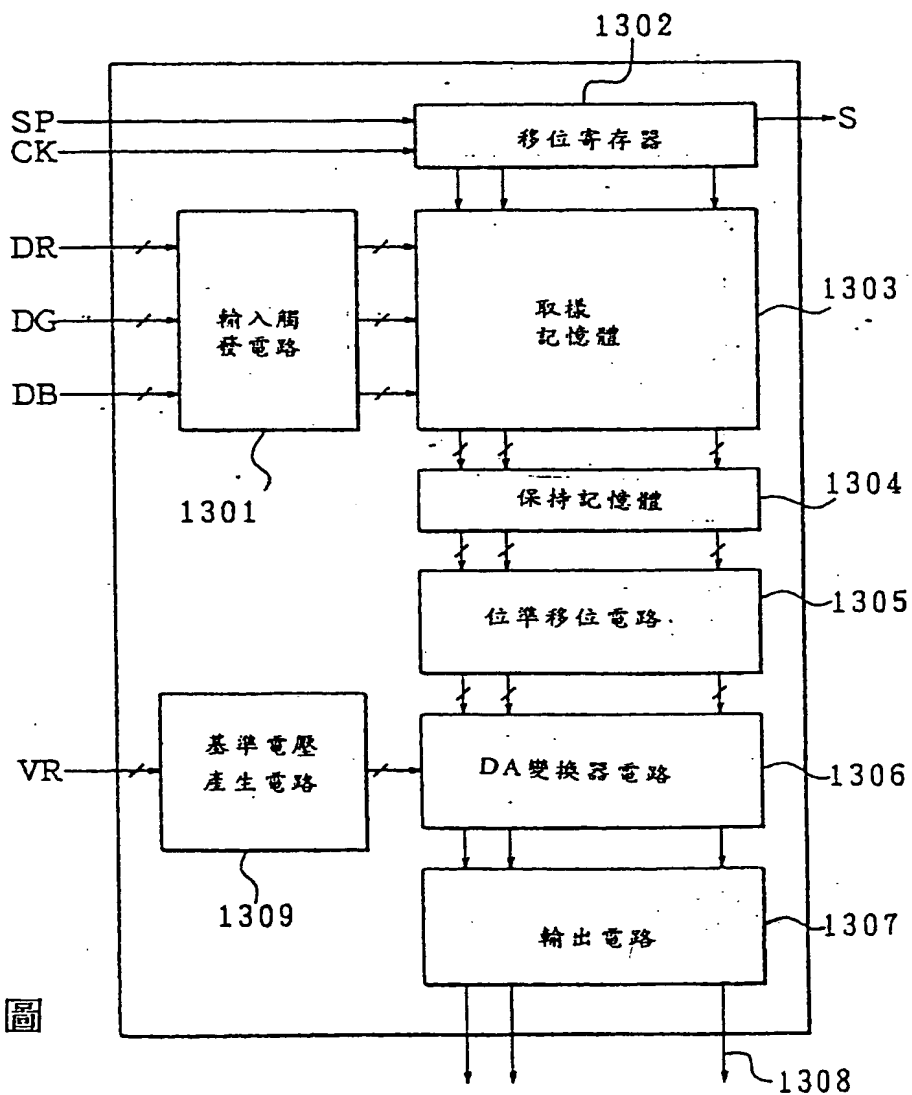


第九圖

(9)

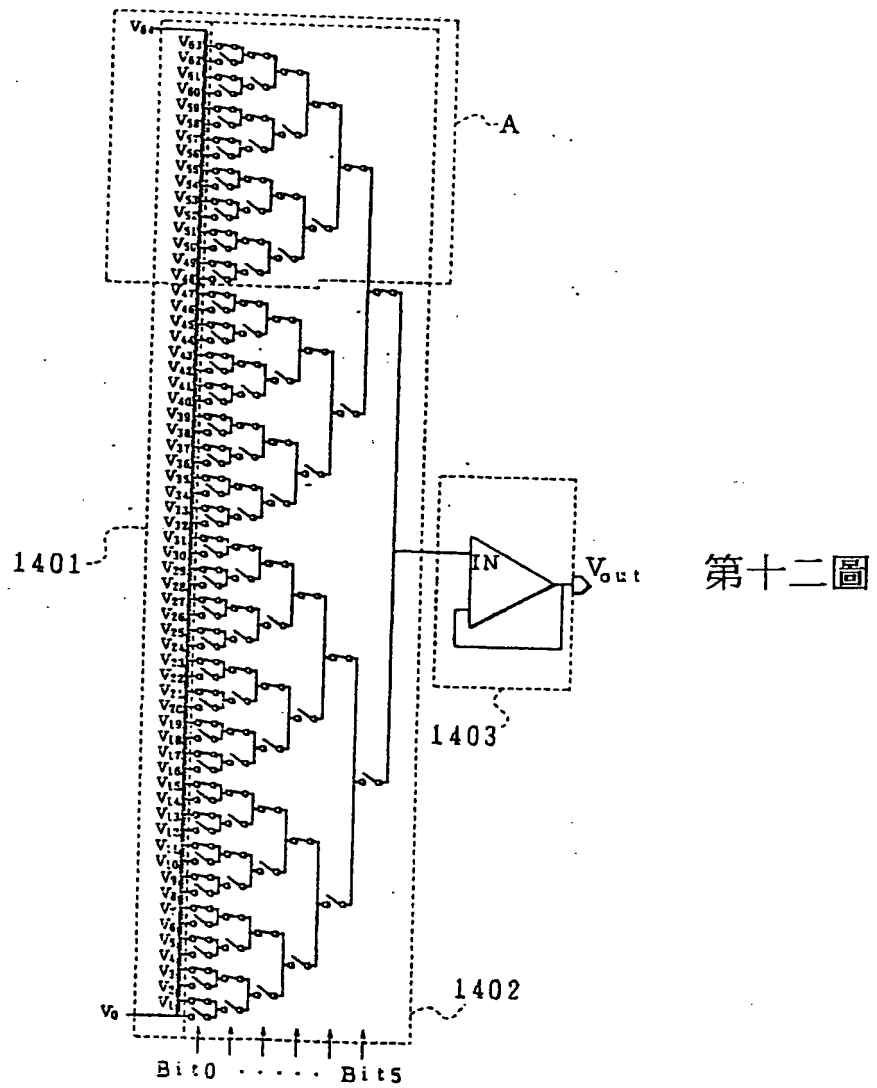


第十圖



第十一圖

(10)



第十三圖

